

## Patent Abstracts of Japan

PUBLICATION NUMBER : 2002351383  
PUBLICATION DATE : 06-12-02

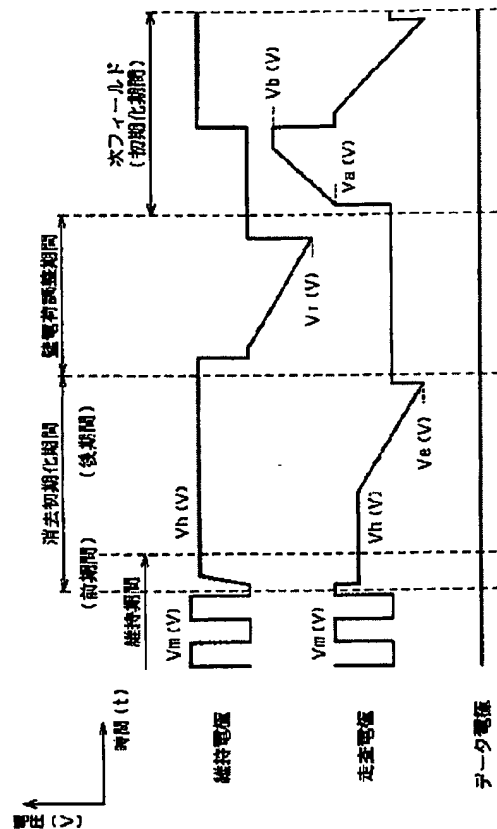
APPLICATION DATE : 28-05-01  
APPLICATION NUMBER : 2001158727

APPLICANT : MATSUSHITA ELECTRIC IND CO LTD;

INVENTOR : TAKEDA MINORU;

INT.CL. : G09G 3/20 G09G 3/28 G09G 3/288

TITLE : DRIVING METHOD FOR PLASMA  
DISPLAY PANEL



**ABSTRACT :** PROBLEM TO BE SOLVED: To solve the problem that there is the case where a wall electrical potential difference stored on second row electrode and column electrode are not adjusted sufficiently in an erasure initialization operation in the conventional driving method and it becomes a cause and erroneous discharge is generated in a succeeding initialization period and luminescent points are generated due to the erroneous discharge and picture quality is degraded.

**SOLUTION:** A voltage pulse having a voltage  $V_r$  (V) which exceeds a discharge starting voltage with respect to the second row electrode and column electrode and is equal to or lower than a discharge starting voltage with respect to first electrodes is applied to → second row electrodes and column electrodes prior to an initialization period in the driving of a plasma display.

COPYRIGHT: (C)2003,JPO

DEVELOPABLE COPY

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-351383

(43)Date of publication of application : 06.12.2002

(51)Int.Cl.

G09G 3/20

G09G 3/28

G09G 3/288

(21)Application number : 2001-158727

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 28.05.2001

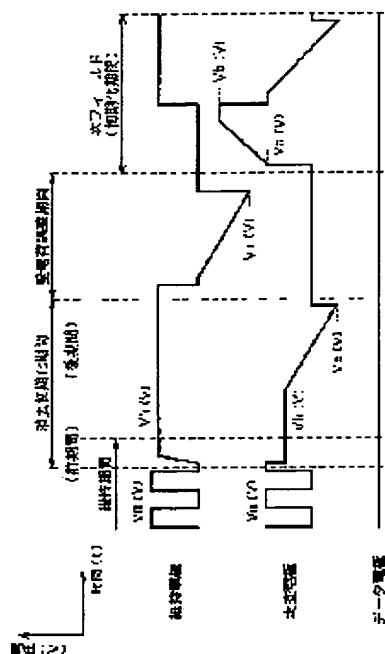
(72)Inventor : TAKEDA MINORU

## (54) DRIVING METHOD FOR PLASMA DISPLAY PANEL

## (57)Abstract:

PROBLEM TO BE SOLVED: To solve the problem that there is the case where a wall electrical potential difference stored on second row electrode and column electrode are not adjusted sufficiently in an erasure initialization operation in the conventional driving method and it becomes a cause and erroneous discharge is generated in a succeeding initialization period and luminescent points are generated due to the erroneous discharge and picture quality is degraded.

SOLUTION: A voltage pulse having a voltage  $V_r$  (V) which exceeds a discharge starting voltage with respect to the second row electrode and column electrode and is equal to or lower than a discharge starting voltage with respect to first electrodes is applied to → second row electrodes and column electrodes prior to an initialization period in the driving of a plasma display.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-351383

(P2002-351383A)

(43) 公開日 平成14年12月6日 (2002. 12. 6)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テームト <sup>*</sup> (参考)
G 0 9 G 3/20	6 4 2	G 0 9 G 3/20	6 4 2 A 5 C 0 8 0
	6 2 2		6 2 2 C
			6 2 2 D
	6 2 4		6 2 4 M
			6 2 4 N

審査請求 未請求 請求項の数14 O L (全 16 頁) 最終頁に続く

(21) 出願番号 特願2001-158727(P2001-158727)

(22) 出願日 平成13年5月28日 (2001. 5. 28)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 武田 実

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外2名)

Fターム(参考) 5C080 AA05 BB05 DD05 DD09 EE29

HH02 HH04 HH05 HH07 JJ04

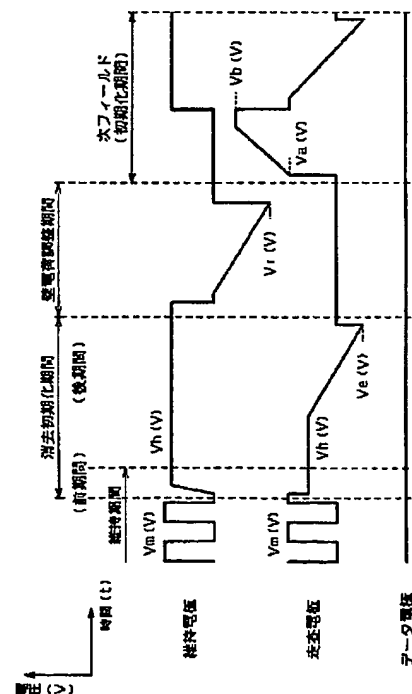
JJ06

(54) 【発明の名称】 プラズマディスプレイパネルの駆動方法

## (57) 【要約】

【課題】 従来の駆動方法における消去初期化動作では第2の行電極及び列電極に蓄積された壁電圧が十分調整できない場合があり、それが原因で後続の初期化期間において誤放電が発生し、それにより輝点が発生し画質が劣化するという問題があった。

【解決手段】 プラズマディスプレイの駆動における初期化期間に先行して、第2の行電極に列電極に対し放電開始電圧を超え、且つ第1の電極に対し放電開始電圧以下となる電圧 $V_r$  (V) の電圧パルスを印加する。



## 【特許請求の範囲】

【請求項1】 第1の行電極及び第2の行電極及び列電極が形成され、1フィールドを書き込み期間及び維持期間及び消去初期化期間のうち少なくとも1つの期間を含む複数のサブフィールドで構成し、前記第1の行電極に電圧パルスを加加することにより初期化動作を行う初期化期間を少なくとも一つ以上設けたプラズマディスプレイパネルを駆動する方法であって、前記維持期間を除く少なくとも一つ以上の期間に前記第2の行電極に前記列電極に対し放電開始電圧を超え、且つ前記第1の行電極に対し放電開始電圧以下である第1の電圧パルスを加加することを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項2】 第1の行電極及び第2の行電極及び列電極が形成され、1フィールドを初期化期間と維持期間及び消去初期化期間のうち少なくとも一つ以上の期間を含む複数のサブフィールドで構成し、前記維持期間を除く少なくとも一つ以上の期間にどちらか一方の行電極と列電極との間でのみ放電を起こす壁電荷調整期間を設けたことを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項3】 前記第2の行電極に印加する前記第1の電圧パルスは前記列電極に対して放電開始電圧以下の電圧から放電開始電圧を超える電圧に向かって変化するランプ電圧であることを特徴とする請求項1記載の駆動方法。

【請求項4】 前記第2の行電極に印加する前記ランプ電圧パルスの変化率は $2\text{V}/\mu\text{s}$ 以下であることを特徴とする請求項3記載の駆動方法。

【請求項5】 前記第2の行電極に印加する前記第1の電圧パルスは前記列電極に対して放電開始電圧以下から放電開始電圧を超える電圧に指数関数的に変化する電圧パルスであることを特徴とする請求項1記載の駆動方法。

【請求項6】 前記第2の行電極に印加する指数関数的に変化する電圧パルスを決める時定数は $20\mu\text{s}$ 以下であることを特徴とする請求項5記載の駆動方法。

【請求項7】 前記第1の電圧パルスはその幅が $5\mu\text{s}$ 以内の矩形電圧パルスであることを特徴とする請求項1記載の駆動方法。

【請求項8】 前記第2の行電極に第1の電圧パルスが印加されている期間を少なくとも含む期間、前記列電極に第2の電圧パルスを加加することを特徴とする請求項1記載の駆動方法。

【請求項9】 前記第2の電圧パルスは前記第2の行電極に対し放電開始電圧を超え、且つ前記第1の行電極に対して放電開始電圧以下であることを特徴とする請求項8記載の駆動方法。

【請求項10】 前記第2の電圧パルスは前記第2の行電極に対して放電開始電圧以下から放電開始電圧を超え

る電圧に向かって変化するランプ電圧であることを特徴とする請求項8記載の駆動方法。

【請求項11】 前記列電極に印加する前記ランプ電圧パルスの変化率は $1\text{V}/\mu\text{s}$ 以下であることを特徴とする請求項10記載の駆動方法。

【請求項12】 前記第2の電圧パルスは前記第2の行電極に対して放電開始電圧以下から放電開始電圧を超える電圧に指数関数的に変化する電圧パルスであることを特徴とする請求項8記載の駆動方法。

【請求項13】 前記列電極に印加する指数関数的に変化する電圧パルスを決める時定数は $40\mu\text{s}$ 以下であることを特徴とする請求項12記載の駆動方法。

【請求項14】 請求項1または請求項2記載の駆動方法を用いたプラズマディスプレイ装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、放電を制御することにより画像を表示するプラズマディスプレイの駆動方法に関するものである。

## 【0002】

【従来の技術】図12にプラズマディスプレイパネル(以下パネルという)の一部斜視図を示す。図12に示すように、第1のガラス基板1上には誘電体層2及び保護膜3で覆われた走査電極4と維持電極5とが対を成して互いに平行に付設されている。第2のガラス基板6上には絶縁体層7で覆われたデータ電極8が付設され、データ電極8の間の絶縁体層7上にデータ電極8と平行して隔壁9が設けられている。また、絶縁体層7の表面から隔壁9の側面にかけて蛍光体10が設けられ、走査電極4及び維持電極5とデータ電極8とが直交するように第1のガラス基板1と第2のガラス基板6とが放電空間11を挟んで対向して配置されている。また、隣接する2つの隔壁9に挟まれ、データ電極8と対向する走査電極4と維持電極5との交差部の放電空間には放電セル12が構成されている。

【0003】次に、このパネルの電極配列図を図13に示す。図13に示すように、このパネル100の電極配列は $M \times N$ のマトリックス構成であり、列方向には $M$ 列のデータ電極 $D1 \sim DM$ が配列されており、行方向には $N$ 行の走査電極 $SCN1 \sim SCNN$ 及び維持電極 $SUS1 \sim SUSN$ が配列されている。

【0004】このパネルを駆動するための従来の駆動方法における時間割構成図を図14に、動作タイミング図を図15にそれぞれ示す。この駆動方法は1フィールドを複数のサブフィールドで構成し、これらのサブフィールドはそれぞれ書き込み期間及び維持期間及び消去初期化期間で構成され、1フィールドは最初にある初期化期間、それに続く複数のサブフィールド及びフィールドの最後にある消去期間から構成されている。

【0005】1フィールドの最初にある初期化期間につ

いて図15を用いて以下に説明する。図15に示すように初期化期間の初期化動作において、全てのデータ電極D1～DM及び全ての維持電極SUS1～SUSNを0(V)に保持し、全ての走査電極SCN1～SCNNには全ての維持電極SUS1～SUSNに対して放電開始電圧以下の電圧Va(V)から、放電開始電圧を超える電圧Vb(V)に向かって緩やかに上昇するランプ電圧を印加する。このランプ電圧が上昇する間に全ての放電セル12において、全ての走査電極SCN1～SCNNから全てのデータ電極D1～DM及び全ての維持電極SUS1～SUSNにそれぞれ1回目の微弱な放電が起こり、全ての走査電極SCN1～SCNN上の保護膜3の表面に負の壁電圧が蓄積されるとともに、全てのデータ電極D1～DM上の絶縁体層7の表面及び全ての維持電極SUS1～SUSN上の保護膜3の表面には正の壁電圧が蓄積される。

【0006】その後全ての維持電極SUS1～SUSNを正の電圧Vh(V)に保持し、全ての走査電極SCN1～SCNNには全ての維持電極SUS1～SUSNに対して放電開始電圧以下の電圧Vc(V)から放電開始電圧を超える電圧Vd(V)に向かって緩やかに下降するランプ電圧を印加する。このランプ電圧が下降する間に再び全ての放電セル12において、全ての維持電極SUS1～SUSNから全ての走査電極SCN1～SCNNにそれぞれ2回目の微弱な放電が起こり、全ての走査電極SCN1～SCNN上の保護膜3の表面に蓄積されている負の壁電圧及び全ての維持電極SUS1～SUSN上の保護膜3の表面に蓄積されている正の壁電圧がそれぞれ弱められる。また全てのデータ電極D1～DMと全ての走査電極SCN1～SCNNとの間にも微弱な放電が起こり、全てのデータ電極D1～DM上の絶縁体層7の表面に蓄積されている正の壁電圧は後続の書き込み期間における書き込み動作に有効に作用する値に調整される。以上により1フィールドの最初にある初期化期間の初期化動作が終了する。

【0007】次に書き込み期間の書き込み動作において、全ての走査電極SCN1～SCNNをVg(V)に保持し、全てのデータ電極D1～DMのうち、1行目に表示すべき放電セル12に対応する所定のデータ電極Di(iは1～mの整数を表す)に正の書き込みパルス電圧Vw(V)を1行目の走査電極SCN1に走査パルス電圧0(V)をそれぞれ印加する。このとき所定のデータ電極Diと走査電極SCN1との交差部における絶縁体層7の表面と走査電極SCN1上の保護膜3の表面との間の電圧は、書き込みパルス電圧Vw(V)に全てのデータ電極D1～DM上の絶縁体層7の表面に蓄積された正の壁電圧が加算されたものとなるため、この交差部において所定のデータ電極Diと走査電極SCN1との間及び維持電極SUS1と走査電極SCN1との間にそれぞれ書き込み放電が起こり、この交差部の走査電極S

CN1上の保護膜3の表面に正の壁電圧が、維持電極SUS1上の保護膜3の表面に負の壁電圧が、データ電極Di上の絶縁体層7の表面に負の壁電圧がそれぞれ蓄積される。また全てのデータ電極D1～DMに対し同様な動作が引き続いて行われ、以上により書き込み期間における書き込み動作が終了する。

【0008】次に維持期間での維持動作及びそれに続く消去初期化期間の動作について図16に示し、以下に説明する。維持期間の維持動作において全ての走査電極SCN1～SCNN及び全ての維持電極SUS1～SUSNに、維持パルス電圧Vm(V)を交互に印加している。そして、維持期間における最後の維持パルスのパルス幅を他の維持パルスのパルス幅よりも短くし、その後走査電極SCN1～SCNN及び維持電極SUS1～SUSNの電圧を一定の電圧Vh(V)とする。

【0009】書き込み動作に続く維持期間の維持動作において、まず全ての走査電極SCN1～SCNN及び維持電極SUS1～SUSNを0(V)に保持した後、全ての走査電極SCN1～SCNNに正の維持パルス電圧Vm(V)を印加すると、書き込み放電を起こした放電セル12における走査電極4上の保護膜3の表面と維持電極5上の保護膜3の表面との間の電圧は、維持パルス電圧Vm(V)に、書き込み期間において蓄積された走査電極4上の保護膜3の正の壁電圧及び維持電極5上の保護膜3の表面に蓄積された負の壁電圧が加算されたものになり、これは放電開始電圧を超える。このため、書き込み放電を起こした放電セル12において、走査電極4と維持電極5との間に維持放電が起こり、この維持放電を起こした放電セル12における走査電極4上の保護膜3の表面には負の壁電圧が蓄積され、維持電極5上の保護膜3の表面には正の壁電圧が蓄積される。その後、維持パルス電圧は0(V)に戻る。続いて、全ての維持電極SUS1～SUSNに正の維持パルス電圧Vm(V)を印加すると、維持放電を起こした放電セル12における走査電極4上の保護膜3の表面と維持電極5上の保護膜3の表面との間の電圧は、維持パルス電圧Vm(V)に、直前の維持放電によって蓄積された走査電極4上の保護膜3の表面の負の壁電圧及び維持電極5上の保護膜3の表面に蓄積された正の壁電圧が加算されたものになる。このため、直前に維持放電を起こした放電セル12において、走査電極4と維持電極5との間に維持放電が起こり、この維持放電を起こした放電セル12における走査電極4上の保護膜3の表面には正の壁電圧が蓄積され、維持電極5上の保護膜3の表面には負の壁電圧が蓄積される。その後、維持パルス電圧は0(V)に戻る。以降同様に、全ての走査電極SCN1～SCNNと全ての維持電極SUS1～SUSNとに正の維持パルス電圧Vm(V)を交互に印加することにより、維持放電が継続して行われる。

【0010】そして、消去初期化期間の前半且つ維持期

間の最後に印加される維持パルス電圧のパルス幅は、放電が壁電圧を形成して安定に終了する時間より短く設定されており、その維持パルス電圧の印加後、走査電極SCN1～SCNN及び維持電極SUS1～SUSNの電圧は一定の電圧 $V_h$  (V) に設定されている。このため、走査電極SCN1～SCNN上の保護膜3の表面の壁電圧と維持電極SUS1～SUSN上の保護膜3の表面の壁電圧とはほぼ等しくなり、消去動作が行われることになる。また、書き込み放電が起こらなかった放電セル12についてはこのような維持放電は起こらない。

【0011】次に消去初期化期間の後半について以下に説明する。消去初期化期間の後半における消去初期化動作では、まず全ての維持電極SUS1～SUSN及び全ての走査電極SCN1～SCNNに正電圧 $V_h$  (V) をそれぞれ印加する。また全ての走査電極SCN1～SCNNには全ての維持電極SUS1～SUSNに対して放電開始電圧以下となる電圧 $V_h$  (V) から放電開始電圧を超える電圧 $V_e$  (V) に向かって緩やかに下降するランプ電圧を印加する。このランプ電圧が下降する間に維持動作を行った放電セル12では、維持電極5から走査電極4に初期化放電が起こる。これは維持動作を行った放電セル12における維持電極5上の保護膜3の表面と走査電極4上の保護膜3の表面との間の電圧が、維持電極5に印加されている正電圧 $V_h$  (V) と維持放電中に維持電極5上の保護膜3の表面に蓄積された正の壁電圧及び走査電極4上の保護膜3の表面に蓄積された負の壁電圧とが加算されたものに、下降するランプ電圧が加算されたものとなり、これが放電開始電圧を超えるからである。この初期化放電は微弱であり、走査電極4上の保護膜3の表面に正の壁電圧が、維持電極5上の保護膜3の表面に負の壁電圧がそれぞれわずかに蓄積する。また、データ電極8と走査電極4との間にも微弱な放電が起こり、データ電極8上の絶縁体層7の表面に蓄積された正の壁電圧は書き込み動作に適した値に調整される。書き込み放電及び維持放電が行われなかった放電セル12では、前のサブフィールドにおいてすでに書き込み動作に適した値に調整されているため、消去初期化期間において初期化放電は起こらない。以上で維持動作及び消去初期化動作は終了する。

【0012】

【発明が解決しようとする課題】しかし、以上に説明した従来の駆動方法における各サブフィールドの維持動作後の消去初期化動作では、維持電極5とデータ電極8との間に放電を起こすことによる初期化動作及び消去動作を行わないため維持動作を行った場合にデータ電極8の絶縁体層7の維持電極5寄りの表面に正の壁電荷が、維持電極5の保護膜3のデータ電極8寄り且つ走査電極4に対し反対側の表面に負の壁電荷が過剰に蓄積された状態のまま次のフィールドの最初にある初期化期間に移行することがあり、この場合初期化期間に走査電極4に

印加する初期化電圧パルス $v_a$  (V) 及び $V_b$  (V) により走査電極4と維持電極5との間で誤放電が発生する場合があります、またこの場合初期化電圧パルスの後半で書き込み動作と同様の誤放電が起こることがある。これにより実際に書き込みパルスが印加されなくても維持放電を行い、それが輝点となり画質を劣化させるという問題があった。

【0013】本発明は上記の課題に対して、維持電極5に過剰に蓄積した正の壁電荷をデータ電極8との間に放電を起こすことによって適当な値に調整し、後続の初期化期間での誤放電及び誤書き込みを防止し、それが原因で発生する輝点を低減することによって画質の劣化を防止することができる駆動方法を提供することを目的とする。

【0014】

【課題を解決するための手段】以上の課題を解決するために、本発明の駆動方法及び駆動装置は第1の行電極及び第2の行電極及び列電極が形成され、1フィールドを書き込み期間及び維持期間及び消去初期化期間のうち少なくとも1つの期間を含む複数のサブフィールドで構成し、前記第1の行電極に電圧パルスを印加することにより初期化動作を行う初期化期間を少なくとも一つ以上設けたプラズマディスプレイパネルを駆動する方法であって、前記維持期間を除く少なくとも1つ以上の期間に前記第2の行電極に前記列電極に対し放電開始電圧を超え、且つ前記第1の行電極に対し放電開始電圧以下である第1の電圧パルスを印加することを特徴とする。

【0015】また、第1の行電極及び第2の行電極及び列電極で形成され、1フィールドを初期化期間と維持期間及び消去初期化期間のうち少なくとも1つ以上の期間を含む複数のサブフィールドで構成し、前記維持期間を除く少なくとも1つ以上の期間にどちらか一方の行電極と列電極との間でのみ放電を起こす壁電荷調整期間を設けたことを特徴とする。

【0016】また、前記第2の行電極に印加する前記第1の電圧パルスは前記列電極に対して放電開始電圧以下の電圧から放電開始電圧を超える電圧に向かって変化するランプ電圧であることを特徴とする。また、そのランプ電圧パルスの変化率は $2V/\mu$ 秒以下であることを特徴とする。

【0017】また、前記第2の行電極に印加する前記第1の電圧パルスは前記列電極に対して放電開始電圧以下から放電開始電圧を超える電圧に指数関数的に変化する電圧パルスであることを特徴とする。また、その指数関数的に変化する電圧パルスを決める時定数は $20\mu$ 以下であることを特徴とする。

【0018】これにより消去初期化期間終了後に第2の行電極の列電極寄りに余剰に蓄積された壁電荷を弱めることができ、後続の初期化期間における誤放電を防止することができ、誤書き込み動作による輝点の発生を防止

できる。

【0019】また、前記第1の電圧パルスはその幅が $\mu$ 秒以内の矩形電圧パルスであることを特徴とする。これにより、列電極と第2の行電極との間の放電によって列電極に蓄積される壁電圧及び第2の行電極に蓄積される壁電圧をほぼ同じ値に調整することができ、最終維持放電により過剰に蓄積されたままになる壁電荷を弱めることができるため、後続の初期化期間における誤放電を防止することができ、誤書き込み動作による輝点の発生を防止することができる。

【0020】また、前記第2の行電極に第1の電圧パルスが印加されている期間を少なくとも含む期間、前記列電極に第2の電圧パルスを印加することを特徴とする。また、前記第2の電圧パルスは前記第2の行電極に対し放電開始電圧を超え、且つ前記第1の行電極に対して放電開始電圧以下であることを特徴とする。

【0021】これにより、第2の行電極に第1の電圧パルスを印加した際に第1の行電極と第2の行電極との間に起こり得る誤放電をより確実に回避できる。

【0022】また、前記第2の電圧パルスは前記第2の行電極に対して放電開始電圧以下から放電開始電圧を超える電圧に向かって変化するランプ電圧であることを特徴とする。また、前記列電極に印加する前記ランプ電圧パルスの変化率は $1\text{ V}/\mu\text{秒}$ 以下であることを特徴とする。

【0023】また、前記列電極に印加する前記第2の電圧パルスは前記第2の行電極に対して放電開始電圧以下から放電開始電圧を超える電圧に指数関数的に変化する電圧パルスであることを特徴とする。また、前記列電極に印加する指数関数的に変化する電圧パルスを決める時定数は $40\mu$ 以下であることを特徴とする。

【0024】これにより、前記列電極に第2の電圧パルスを印加した場合に、第2の行電極と列電極との間に起こる放電を微弱な放電にすることができ、コントラストの低下を抑えることができる。

【0025】

【発明の実施の形態】本発明の請求項1に記載の駆動方法は、第1の行電極及び第2の行電極及び列電極が形成され、1フィールドを書き込み期間及び維持期間及び消去初期化期間のうち少なくとも1つの期間を含む複数のサブフィールドで構成し、前記第1の行電極に電圧パルスを印加することにより初期化動作を行う初期化期間を少なくとも一つ以上設けたプラズマディスプレイを駆動する方法であって、前記維持期間を除く少なくとも1つ以上の期間に前記第2の行電極に前記列電極に対し放電開始電圧を超え、且つ前記第1の行電極に対し放電開始電圧以下である第1の電圧パルスを印加することを特徴とするプラズマディスプレイパネルの駆動方法及び駆動装置である。

【0026】また、本発明の請求項2に記載の駆動方法

は、第1の行電極及び第2の行電極及び列電極で形成され、1フィールドを初期化期間と維持期間及び消去初期化期間のうち少なくとも1つ以上の期間を含む複数のサブフィールドで構成し、前記維持期間を除く少なくとも1つ以上の期間にどちらか一方の行電極と列電極との間でのみ放電を起こす壁電荷調整期間を設けたことを特徴とするプラズマディスプレイパネルの駆動方法及び駆動方法である。

【0027】これにより、例えば最終維持動作終了後に第2の行電極のバス電極上に過剰に負の壁電荷が蓄積され、また列電極の第2の行電極寄りに正の壁電荷が過剰に蓄積されている場合でも、第2の行電極と列電極との間に放電を行うことで、それぞれの電極に蓄積された壁電荷を弱めることができ、その結果後続の初期化期間において第1の行電極に初期化電圧パルスを印加した場合でも誤放電することなく正常な初期化放電を行うことができる。またこれにより誤書き込みによる輝点の発生を防止でき、画質の劣化を防止することができる。なお初期化期間に先行する期間のみならず維持期間を除くその他の期間に対しても、後続の期間に第1の行電極に電圧パルスを印加することにより第1の行電極と第2の行電極との間で誤放電が起こり得る場合、第1の電圧パルスを印加することで、または壁電荷調整期間を設けることで同様に誤放電を防止できる。

【0028】本発明の請求項3に記載の駆動方法は第2の行電極に印加する第1の電圧パルスは列電極に対して放電開始電圧以下の電圧から放電開始電圧を超える電圧に向かって変化するランプ電圧であることを特徴とするプラズマディスプレイパネルの駆動方法及び駆動装置である。これにより、第1の電圧パルスを緩やかに変化させながら印加することができ、第1の電圧パルスを印加することによる大きな発光を伴う放電を回避でき、コントラストの劣化を防止できる。また第1の電圧パルスを印加することにより発生しうる誤放電を回避することができ、安定した壁電荷調整のための放電を行うことができる。また、誤放電なく安定した放電を行うためには十分な時間をかけてランプ電圧を印加することが好ましい。従って、第2の行電極に印加する第1のランプ電圧パルスの変化率は請求項4記載の値が好ましい。

【0029】本発明の請求項5に記載の駆動方法は第2の行電極に印加する第1の電圧パルスは列電極に対して放電開始電圧以下から放電開始電圧を超える電圧に指数関数的に変化する電圧パルスであることを特徴とするプラズマディスプレイパネルの駆動方法及び駆動装置である。これにより、第1の電圧パルスを実際に放電が起こり得る電圧でより緩やかに変化させながら印加することができ、第1の電圧パルスを印加することによる大きな発光を伴う放電を回避でき、コントラストの劣化を防止できる。また第1の電圧パルスを印加することにより発生しうる誤放電も同時に回避することができ、安定した

壁電荷調整のための放電を行うことができる。また、ランプ電圧に比べ回路構成が簡単であり回路コストを抑えることができる。また、誤放電なく安定した放電を行うためには十分な時間をかけて電圧を印加することが好ましい。従って、第2の行電極に印加する第1の電圧パルスを決める時定数は請求項6記載の値が好ましい。

【0030】また、第1の電圧パルスはその幅が $\mu$ 秒以内の方形電圧パルスであることを特徴とするプラズマディスプレイパネルの駆動方法及び駆動装置である。これにより第2の行電極と列電極との間で放電を行った場合でも壁電荷の極性が反転し安定して蓄積されることはなく、また第1の電圧パルスを印加した後の第2の行電極と列電極の電位が同じであるため第2の行電極及び列電極には同じだけの壁電荷が蓄積され、その結果最終維持動作終了時に過剰に蓄積されていた第2の行電極上の負の壁電荷及び列電極上の正の壁電荷はそれぞれ弱められ、後続の初期化期間において第1の行電極に電圧パルスを印加した場合でも第1の行電極と第2の行電極との間の誤放電を防止できる。

【0031】本発明の請求項8に記載の駆動方法は第2の行電極に第1の電圧パルスが印加されている期間を少なくとも含む期間、列電極に第2の電圧パルスを印加することを特徴とするプラズマディスプレイの駆動方法及び駆動装置である。また第2の電圧パルスは第2の行電極に対し放電開始電圧を超え、且つ第1の行電極に対して放電開始電圧以下である。これにより第2の行電極と列電極との間の放電をより確実に行うことができる。

【0032】本発明の請求項10に記載の駆動方法は第2の電圧パルスは第2の行電極に対して放電開始電圧以下から放電開始電圧を超える電圧に向かって変化するランプ電圧であることを特徴とするプラズマディスプレイパネルの駆動方法及び駆動装置である。これにより列電極に第2の電圧を印加した際に第2の行電極と列電極との間に起こりうる放電をより確実に回避することができる。また誤放電なく安定した放電を行うためには十分な時間をかけて電圧を印加することが好ましい。従って、列電極に印加する第2の電圧パルスを決める時定数は請求項11記載の値が好ましい。

【0033】本発明の請求項12に記載の駆動方法は第2の電圧パルスは第2の行電極に対して放電開始電圧以下から放電開始電圧を超える電圧に指数関数的に変化する電圧パルスであることを特徴とするプラズマディスプレイの駆動方法及び駆動装置である。これにより第2の電圧パルスを印加することによって、第2の行電極と列電極との間に起こり得る誤放電をより確実に回避できる。またランプ電圧を印加する場合に比べ駆動回路を簡易化でき、回路コストを抑えることができる。また、より安定に放電を行うためには十分な時間をかけて電圧を印加することが好ましい。従って、列電極に印加する第2のランプ電圧パルスの変化率は請求項13記載の値が

好ましい。

【0034】なお第1の電圧パルス及び第2の電圧パルスは本発明の実施の形態としてこれまでに説明した初期化期間の動作に示すように第1の行電極に電圧パルスを印加することで第1の行電極と第2の行電極との間で放電を起こす期間に先行して印加することで効果をなすため、フィールドの最初に配置される初期化期間に先行する期間のみならず複数のサブフィールドに初期化期間を設けた駆動方法においても各々の初期化期間に先行した期間に印加することでも同様の効果を得ることができる。また、初期化期間のみならず第1の行電極に電圧パルスを印加することで第1の行電極と第2の行電極との間で放電を起こす期間に先行した期間に第1の電圧パルス及び第2の電圧パルスを印加することでも同様の効果を得ることができる。

【0035】(実施の形態1) 図11に本発明の実施の形態1によるプラズマディスプレイ装置の構成図を示し、以下に本発明のプラズマディスプレイの駆動方法について説明する。図11に示すプラズマディスプレイ装置はプラズマディスプレイパネル100、データドライバ200、走査ドライバ300及び維持ドライバ400を付設する。

【0036】プラズマディスプレイパネル100は複数のデータ電極8、複数の走査電極4及び複数の維持電極5を含む。複数のデータ電極8は画面の垂直方向に配列され、複数の走査電極4及び複数の維持電極5は画面の水平方向に配列されている。また複数の維持電極5は共通に接続されている。データ電極8、走査電極4及び維持電極5の各交差点には、放電セル12が掲載され、各放電セル12が画面上の画素を構成する。なおプラズマディスプレイの電極配列の詳細は図13に示す従来のプラズマディスプレイのそれと同様である。

【0037】データドライバ200は、プラズマディスプレイパネル100の複数のデータ電極8に接続されている。走査ドライバ300は、プラズマディスプレイパネル100の複数の走査電極4に接続されている。また、維持ドライバ400は、プラズマディスプレイパネル100の複数の維持電極5に接続されている。走査ドライバ300は全放電セル12において安定した維持放電、初期化放電及び書き込み放電を行うことができるように、各サブフィールドの維持期間を含む初期化期間及び書き込み期間において複数の走査電極4にそれぞれ維持動作、初期化動作及び書き込み動作パルスを印加する。また、維持ドライバ400は全放電セル12において安定した維持放電、初期化放電及び書き込み放電を行うことができるように、各サブフィールドの維持期間を含む初期化期間及び書き込み期間において複数の維持電極5にそれぞれ維持動作、初期化動作及び書き込み動作パルスを印加する。またデータドライバ200は全放電セル12において安定した書き込み放電を行



うことができるように、各サブフィールドの書き込み期間に複数のデータ電極8に入力される映像信号に応じてオンまたはオフする書き込み電圧パルスを加する。これにより、所定の放電セル12において維持動作、初期化動作及び書き込み動作が行われる。

【0038】図1及び図3に、図11のプラズマディスプレイパネル100の駆動における維持動作、消去初期化動作及び壁電荷調整動作における走査電極4及び維持電極5及びデータ電極8の駆動電圧の印加タイミングの例を示す。また図2にこのパネルを駆動するための本発明による駆動方法における時間割構成図を示す。図2に示すように、この駆動方法は1フィールドを書き込み期間及び維持期間及び消去初期化期間のうち少なくとも1つ以上の期間を含む複数のサブフィールドで構成し、1フィールドは最初にある初期化期間、それに続く複数のサブフィールド及びフィールドの最後にある消去期間及び壁電荷調整期間から構成されている。

【0039】フィールドの最初にある初期化期間及び各サブフィールドの書き込み期間の動作は、従来例で説明した動作と同じであり、従って各期間の動作によって各電極に蓄積される壁電圧も同様である。また、各サブフィールドの維持期間の動作も同様である。

【0040】最終サブフィールドにおいて、維持期間の終了間際の維持動作及び後続の消去初期化動作について図1を用いて以下に説明する。図1に示すように、維持期間において全ての走査電極4及び全ての維持電極5に維持パルス電圧 $V_m$  (V)を交互に印加している。これにより書き込み放電を起こした放電セル12における走査電極4上の保護膜3の表面と維持電極5上の保護膜3の表面との間の電圧は、維持パルス電圧 $V_m$  (V)に、書き込み期間において蓄積された走査電極4上の保護膜3の正の壁電圧及び維持電極5上の保護膜3の表面に蓄積された負の壁電圧が加算されたものになり、これは放電開始電圧を超える。このため、書き込み放電を起こした放電セル12において、走査電極4と維持電極5との間に維持放電が起こり、この維持放電を起こした放電セル12における走査電極4上の保護膜3の表面には負の壁電圧が蓄積され、維持電極5上の保護膜3の表面には正の壁電圧が蓄積される。その後、維持パルス電圧は0 (V)に戻る。続いて、全ての維持電極5に正の維持パルス電圧 $V_m$  (V)を印加すると、維持放電を起こした放電セル12における走査電極4上の保護膜3の表面と維持電極5上の保護膜3の表面との間の電圧は、維持パルス電圧 $V_m$  (V)に、直前の維持放電によって蓄積された走査電極4上の保護膜3の表面の負の壁電圧及び維持電極5上の保護膜3の表面に蓄積された正の壁電圧が加算されたものになる。このため、直前に維持放電を起こした放電セル12において、走査電極4と維持電極5との間に維持放電が起こり、この維持放電を起こした放電セル12における走査電極4上の保護膜3の表面には

正の壁電圧が蓄積され、維持電極5上の保護膜3の表面には負の壁電圧が蓄積される。その後、維持パルス電圧は0 (V)に戻る。以降同様に、全ての走査電極4と全ての維持電極5とに正の維持パルス電圧 $V_m$  (V)を交互に印加することにより、維持放電が継続して行われる。

【0041】そして、消去初期化期間の前半且つ維持期間の最後に走査電極4に最後に印加される維持パルス電圧のパルス幅は、放電が壁電圧を形成して安定に終了する時間より短く設定されており、その維持パルス電圧の印加後、走査電極4及び維持電極5の電圧は一定の電圧 $V_h$  (V)に設定されている。このため、走査電極4上の保護膜3の表面の壁電圧と維持電極5上の保護膜3の表面の壁電圧とはほぼ等しくなり、消去動作が行われることになる。また、書き込み放電が起こらなかった放電セル12についてはこのような維持放電は起こらない。

【0042】また、消去初期化期間の後半における消去初期化動作では、まず維持電極5及び走査電極4に正電圧 $V_h$  (V)をそれぞれ印加する。また走査電極4には維持電極5に対して放電開始電圧以下となる電圧 $V_h$  (V)から放電開始電圧を超える電圧 $V_e$  (V)に向かって緩やかに下降するランプ電圧を印加する。このランプ電圧が下降する間に維持動作を行った放電セル12では、維持電極5から走査電極4に初期化放電が起こる。これは維持動作を行った放電セル12における維持電極5上の保護膜3の表面と走査電極4上の保護膜3の表面との間の電圧が、維持電極5に印加されている正電圧 $V_h$  (V)と維持放電中に維持電極5上の保護膜3の表面に蓄積された正の壁電圧及び走査電極4上の保護膜3の表面に蓄積された負の壁電圧とが加算されたものとなり、これが放電開始電圧を超えるからである。この放電は微弱であり、走査電極4上の保護膜3の表面に正の壁電圧が、維持電極5上の保護膜3の表面に負の壁電圧がそれぞれわずかに蓄積する。また、データ電極8と走査電極4の間にも微弱な放電が起こり、データ電極8上の絶縁体層7の表面に蓄積された正の壁電圧は書き込み動作に適した値に調整される。書き込み放電及び維持放電が行われなかった放電セル12では、前のサブフィールドにおいてすでに書き込み動作に適した値に調整されているため、初期化期間において初期化放電は起こらない。以上で維持動作及び消去初期化動作は終了する。

【0043】引き続き壁電荷調整期間の動作について説明する。走査電極4及び維持電極5に印加される電圧を0 (V)にし、その後維持電極5に0 (V)からデータ電極8に対して放電開始電圧を超える電圧 $V_r$  (V)に向かって変化するランプ電圧を印加する。これにより維持電極5とデータ電極8との間の電圧差は維持電極5上の保護膜3の表面に蓄積された負の壁電圧に電圧 $V_r$  (V)を加算したものの絶対値とデータ電極8上の絶縁

体層7の表面に蓄積された正の壁電圧とを加算したものとなり、これは放電開始電圧を超える。したがって維持電極5とデータ電極8との間にランプ電圧による微弱な放電がおり、維持電極5上の保護膜3の表面に蓄積された負の壁電圧及びデータ電極8上の絶縁体層7の表面に蓄積された正の壁電圧が弱められる。このためフィールドの最初にある初期化期間において走査電極4に電圧パルス $V_a$  (V) 及び $V_b$  (V) が印加された場合でも、維持電極5上の保護膜3の表面には走査電極4と維持電極5との間で放電を起こすだけの負の壁電圧が存在しないため、走査電極4と維持電極5との間には誤放電は起こらない。またこれにより初期化動作中に走査電極4に印加される電圧 $V_c$  (V) から $V_d$  (V) に変化するランプ電圧による誤放電を防止できるため、その誤放電による誤書き込み動作によって起こる輝点の発生を防止できる。また、壁電荷調整期間に維持電極5に印加される電圧パルス $V_r$  (V) によってデータ電極8の絶縁体層7の表面に蓄積された壁電荷が調整されるが、維持電極5近くの壁電荷のみ調整されるため、データ電極8及び走査電極4との間の壁電圧に対する影響はなく、後続の初期化期間における初期化動作は正常に行うことができる。

【0044】また壁電荷調整期間に維持電極4に印加する電圧パルスは図3に示すように0 (V) から $V_r$  (V) に向かって指数関数的に変化する電圧パルスであっても同様の効果を得られる。これにより、電圧パルスを実際に放電が起こり得る電圧 $V_r$  (V) 付近でより緩やかに変化させながら印加することができ、電圧 $V_r$  (V) を印加することによる大きな発光を伴う放電を回避でき、コントラストの低下を抑えることができる。また電圧 $V_r$  (V) を印加することにより発生しうる誤放電も同時に回避することができ、安定した初期化動作を行うことができる。また、ランプ電圧に比べ回路構成が簡単であり回路コストを抑えることができる。

【0045】なお電圧パルス $V_r$  (V) は本発明の実施の形態としてこれまでに説明した初期化期間の動作に示すように第1の行電極に電圧パルスを印加することで第1の行電極と第2の行電極との間で放電を起こす期間に先行して印加することで効果をなすため、フィールドの最初に配置される初期化期間に先行する期間のみならず複数のサブフィールドに初期化期間を設けた駆動方法においても各々の初期化期間に先行した期間に印加することでも同様の効果を得ることができる。また、初期化期間のみならず第1の行電極に電圧パルスを印加することで第1の行電極と第2の行電極との間で放電を起こす期間に先行した期間に電圧パルス $V_r$  (V) を印加することでも同様の効果を得ることができる。

【0046】(実施の形態2) 図4及び図5及び図6に図11のプラズマディスプレイパネル100の駆動における維持動作、消去初期化動作及び壁電荷調整動作にお

ける走査電極4及び維持電極5及びデータ電極8の駆動電圧の印加タイミングの例を示す。

【0047】維持期間及び消去初期化期間の各動作は実施の形態1と同様であり、従って各電極に蓄積する壁電荷の状態も同様である。

【0048】図4に示すように壁電荷調整期間に維持電極5にランプ電圧パルス $V_r$  (V) または指数関数的に変化する電圧パルス $V_r$  (V) を印加している期間を少なくとも含む期間にデータ電極8に維持電極5に対し放電開始電圧を超え、且つ走査電極4に対し放電開始電圧以下となる電圧パルス $V_d$  (V) を印加する。これにより、維持電極5とデータ電極8との間の電圧は維持電極5の保護膜3のデータ電極8よりの表面に蓄積された負の壁電圧と $V_r$  (V) とを加算したものの絶対値にデータ電極8の絶縁体層7の表面に蓄積された正の壁電圧と $V_d$  (V) とを加算したものを加算した値となりこれは放電開始電圧を超える。またデータ電極8に $V_d$  (V) を印加することにより確実にデータ電極8と維持電極5との間に壁電荷調整のための放電を起こすことができ、またデータ電極8と走査電極4との間に起こり得る誤放電をより確実に回避することができる。

【0049】また、図5に示すようにデータ電極8に印加する電圧パルス $V_d$  (V) は維持電極5に対し放電開始電圧以下から放電開始電圧を超える電圧に変化するランプ電圧であっても同様の効果を得ることができる。またランプ電圧にすることで、方形電圧を印加する場合に比べて誤放電が起きた場合にもその放電を微弱なものにできコントラストの低下を抑えることができる。また走査電極4とデータ電極8との間に起こる得る誤放電をより確実に回避することができる。

【0050】また、図6に示すようにデータ電極8に印加する電圧パルス $V_d$  (V) は維持電極5に対し放電開始電圧以下から放電開始電圧を超える電圧に変化する指数関数的に変化する電圧であっても同様の効果を得ることができる。またランプ電圧に比べ回路構成が簡単であり回路コストを抑えることができる。

【0051】また、図7に示すように壁電荷調整期間に維持電極5にランプ電圧パルスまたは指数関数的に変化する電圧パルスを印加している期間を少なくとも含む期間に走査電極4に維持電極5及びデータ電極8に対し放電開始電圧以下となる電圧 $V_e$  (V) を印加する。これにより、走査電極4と維持電極5との間及びデータ電極8との間に起こり得る誤放電をより確実に回避することができる。

【0052】なお図8に示すように壁電荷調整期間に維持電極5にランプ電圧パルスまたは指数関数的に変化する電圧パルスを印加している期間を少なくとも含む期間に走査電極4に維持電極5及びデータ電極8に対し放電開始電圧以下となる電圧 $V_e$  (V) を印加し、電圧 $V_e$  (V) が印加されている期間を少なくとも含む期間デー

タ電極8に維持電極5に対し放電開始電圧を超え、且つ走査電極4に対し放電開始以下である電圧パルス $V_d$  (V)を印加しても同様の効果を得ることができる。

【0053】(実施の形態3) 図9に本発明の実施の形態2における維持動作、消去初期化動作及び壁電荷調整動作における走査電極4及び維持電極5及びデータ電極8の駆動電圧の印加タイミングの例を示す。

【0054】図9に示すように壁電荷調整期間に維持電極4に電圧 $V_r$  (V)の矩形電圧パルスを印加する。この場合の動作について以下に説明する。

【0055】壁電荷調整期間において走査電極4及び維持電極5に印加される電圧を0 (V)にし、その後維持電極5に0 (V)からデータ電極8に対して放電開始電圧を超える電圧 $V_r$  (V)の矩形電圧パルスを印加する。なおこの矩形電圧パルスの幅は放電が壁電荷を形成して安定に終了する時間よりも短く設定されており、この矩形電圧パルスの印加後、維持電極5及びデータ電極8は一定の電圧0 (V)に設定される。これにより維持電極5とデータ電極8との間の電圧差は維持電極5上の保護膜3の表面に蓄積された負の壁電圧に電圧 $V_r$  (V)を加算したものの絶対値とデータ電極8上の絶縁体層7の表面に蓄積された正の壁電圧とを加算したものとなり、これは放電開始電圧を超える。したがって維持電極5とデータ電極8との間に放電がおこる。またこのとき維持電極5及びデータ電極8に印加される電圧は同じ0 (V)であるので維持電極5上の保護膜3の表面に蓄積された負の壁電圧及びデータ電極8上の絶縁体層7の表面に蓄積された正の壁電圧が弱められ、且つほぼ等しい値になり、維持電極5とデータ電極8との間で消去動作と同様の動作が行われたことになる。このためフィールドの最初にある初期化期間において走査電極4に電圧パルス $V_a$  (V)及び $V_b$  (V)が印加された場合でも、維持電極5上の保護膜3の表面には走査電極4と維持電極5との間で放電を起こすだけの負の壁電圧が存在しないため、走査電極4と維持電極5との間には誤放電は起こらない。またこれにより初期化動作中に走査電極4に印加される電圧 $V_c$  (V)から $V_d$  (V)に変化するランプ電圧による誤放電を防止できるため、その誤放電による誤書き込み動作によって起こる輝点の発生を防止できる。

【0056】また、図10に示すように壁電荷調整期間に維持電極5に矩形電圧パルスが印加されている期間を少なくとも含む期間、データ電極8に維持電極5に対し放電開始電圧を超え、且つ走査電極4に対し放電開始電圧以下となる電圧パルス $V_d$  (V)を印加することで、また走査電極4にデータ電極8及び維持電極5に対し放電開始電圧以下の電圧 $V_e$  (V)を印加することで、維持電極5とデータ電極8との間の壁電荷調整のための放電をより確実に行うことができ、また走査電極4と維持電極5及びデータ電極8との間の誤放電をより確実に回

避することができる。

【0057】なお電圧パルス $V_r$  (V)及び電圧パルス $V_d$  (V)は本発明の実施の形態としてこれまでに説明した初期化期間の動作に示すように第1の行電極に電圧パルスを印加することで第1の行電極と第2の行電極との間で放電を起こす期間に先行して印加することで効果をなすため、フィールドの最初に配置される初期化期間に先行する期間のみならず複数のサブフィールドに初期化期間を設けた駆動方法においても各々の初期化期間に先行した期間に印加することでも同様の効果を得ることができる。また、初期化期間のみならず第1の行電極に電圧パルスを印加することで第1の行電極と第2の行電極との間で放電を起こす期間に先行した期間に電圧パルス $V_r$  (V)及び電圧パルス $V_d$  (V)を印加することでも同様の効果を得ることができる。

【0058】また、電圧パルス $V_r$  (V)及び電圧パルス $V_d$  (V)は第1の行電極に電圧パルスを印加することで第1の行電極と第2の行電極との間で放電を起こす期間に先行した期間に第2の行電極に印加し、第1の行電極に対して放電開始電圧以下であり、且つ列電極に対して放電開始電圧を超える電圧であれば、本発明の実施の形態に示した以外の形状でも同様の効果を得ることができる。

【0059】

【発明の効果】以上のように本発明はプラズマディスプレイの駆動方法及び駆動装置であって、維持期間を除く期間に配置され、維持電極及びデータ電極に蓄積された壁電荷を調整する壁電荷調整期間の壁電荷調整動作であり、走査電極に電圧パルスを印加することで起こり得る誤放電の原因となる余剰の壁電荷が維持電極及びデータ電極に蓄積された場合でも、走査電極に電圧パルスを印加することで誤放電が起こり得る期間に先行して維持電極に電圧パルスを印加することで誤放電の原因となる壁電圧を弱めることができ、後続の期間において走査電極に電圧パルスを印加した場合でもそれによる誤放電を防止することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態1における壁電荷調整期間に維持電極に対しランプ電圧を用いた場合の走査電極及び維持電極及びデータ電極に印加される駆動電圧及び動作タイミング図

【図2】本発明の実施の形態1における駆動時間割構成図

【図3】本発明の実施の形態1における壁電荷調整期間に維持電極に対し指数関数的に変化する電圧パルスを印加した場合の走査電極及び維持電極及びデータ電極に印加される駆動電圧及び動作タイミング図

【図4】本発明の実施の形態2における壁電荷調整期間にデータ電極に対し電圧パルスを印加する場合の走査電極及び維持電極及びデータ電極に印加される駆動電圧及

## び動作タイミング図

【図5】本発明の実施の形態2における壁電荷調整期間にデータ電極に対しランプ電圧パルスを用いた場合の走査電極及び維持電極及びデータ電極に印加される駆動電圧及び動作タイミング図

【図6】本発明の実施の形態2における壁電荷調整期間にデータ電極に対し指数関数的に変化する電圧パルスを用いる場合の走査電極及び維持電極及びデータ電極に印加される駆動電圧及び動作タイミング図

【図7】本発明の実施の形態2における壁電荷調整期間に走査電極及び維持電極及びデータ電極に印加される駆動電圧及び動作タイミング図

【図8】本発明の実施の形態2における壁電荷調整期間に走査電極及び維持電極及びデータ電極に印加される駆動電圧及び動作タイミング図

【図9】本発明の実施の形態3における壁電荷調整期間に維持電極に対し矩形電圧パルスを用いた場合の走査電極及び維持電極及びデータ電極に印加される駆動電圧及び動作タイミング図

【図10】本発明の実施の形態3における壁電荷調整期間にデータ電極に電圧パルスを用いる場合の走査電極及び維持電極及びデータ電極に印加される駆動電圧及び

## 動作タイミング図

【図11】プラズマディスプレイ装置の概略図

【図12】プラズマディスプレイパネルの一部斜視図

【図13】プラズマディスプレイパネルの電極配列図

【図14】従来のプラズマディスプレイの駆動時間割構成図

【図15】従来のプラズマディスプレイにおける走査電極及び維持電極及びデータ電極に印加される駆動電圧及び動作タイミング図

【図16】従来のプラズマディスプレイにおける維持期間及び消去初期化期間における走査電極及び維持電極及びデータ電極に印加される駆動電圧及び動作タイミング図

【符号の説明】

4 走査電極

5 維持電極

8 データ電極

12 放電セル

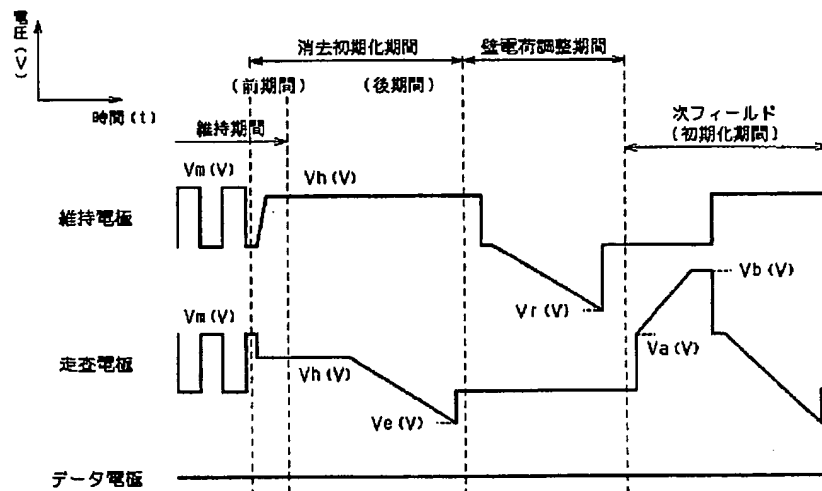
100 プラズマディスプレイパネル

200 データドライバ

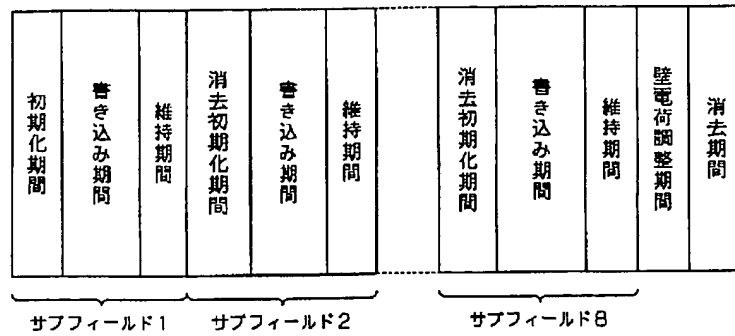
300 走査ドライバ

400 維持ドライバ

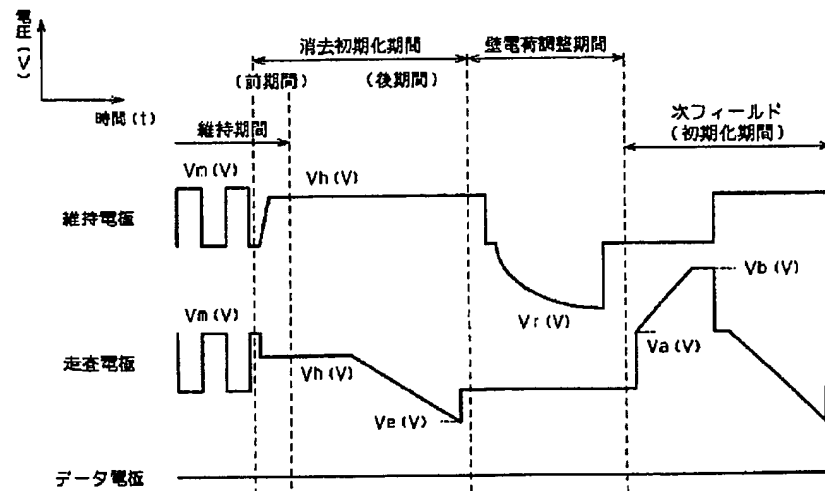
【図1】



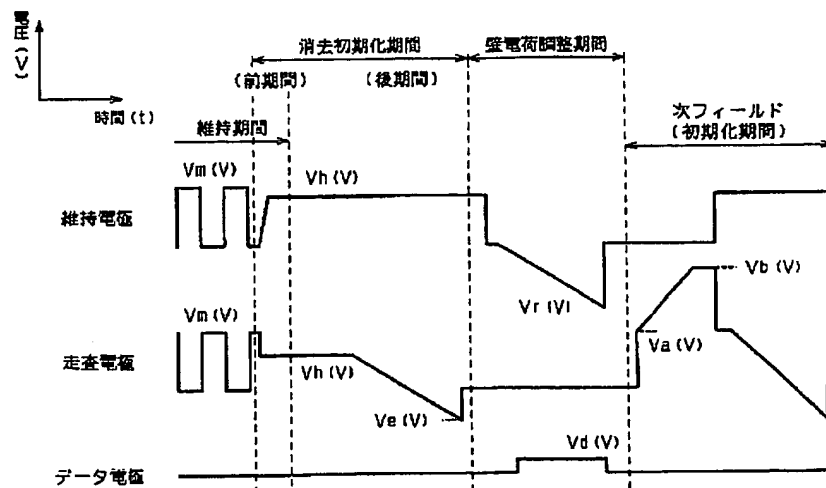
【図2】



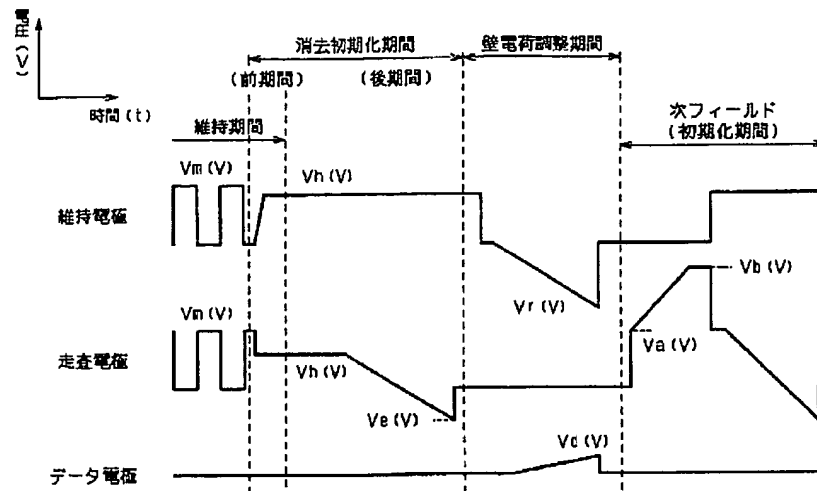
【図3】



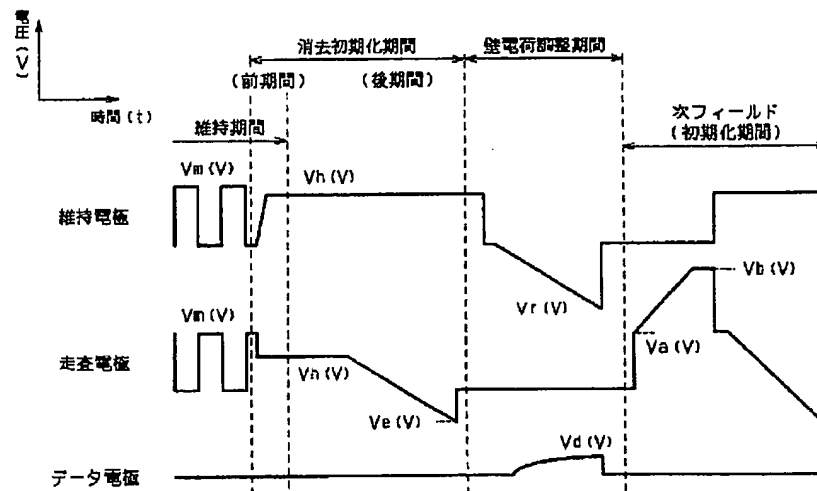
【図4】



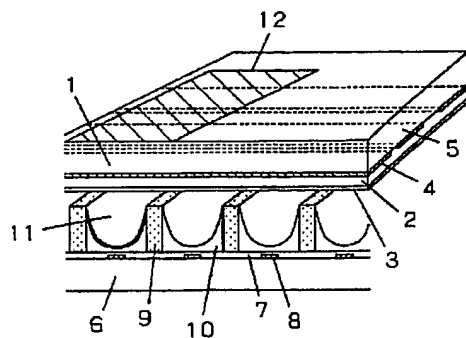
【図5】



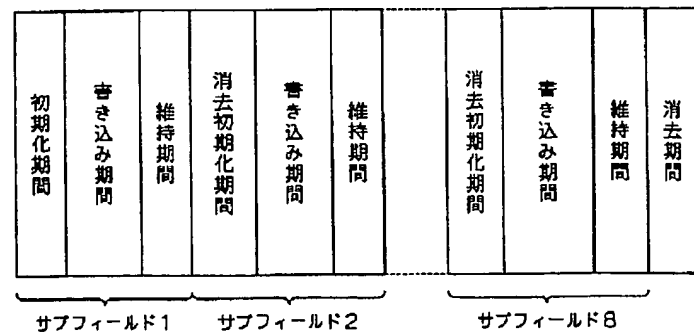
【図6】



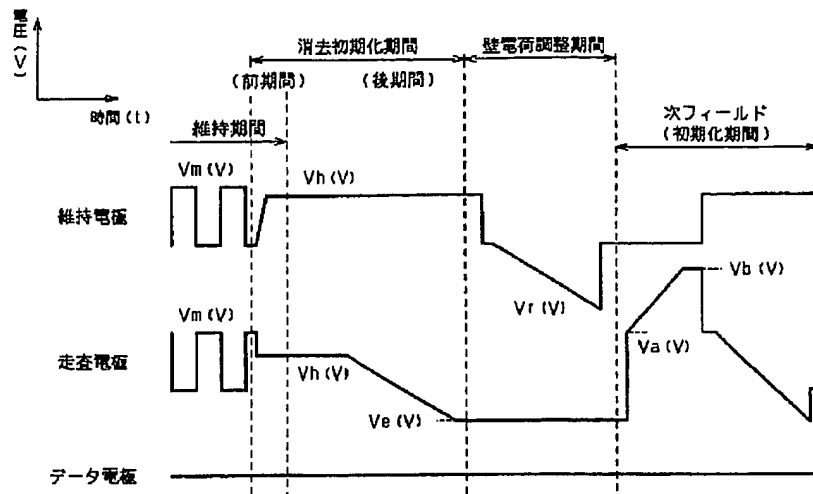
【図12】



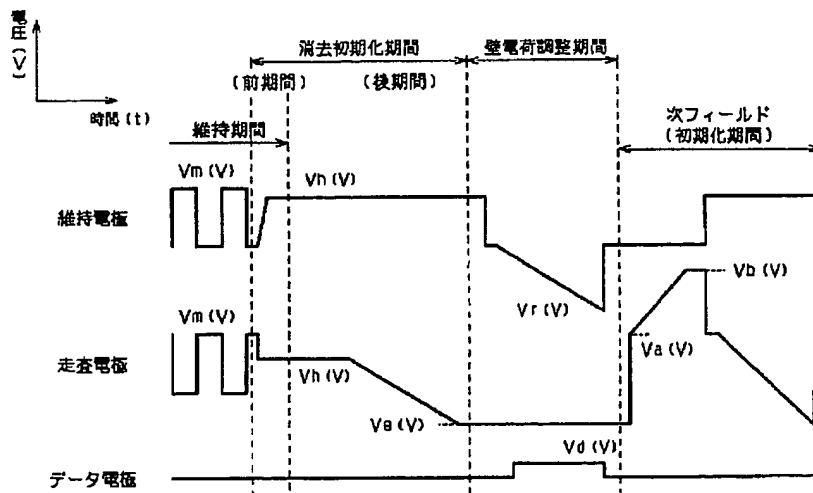
【図14】



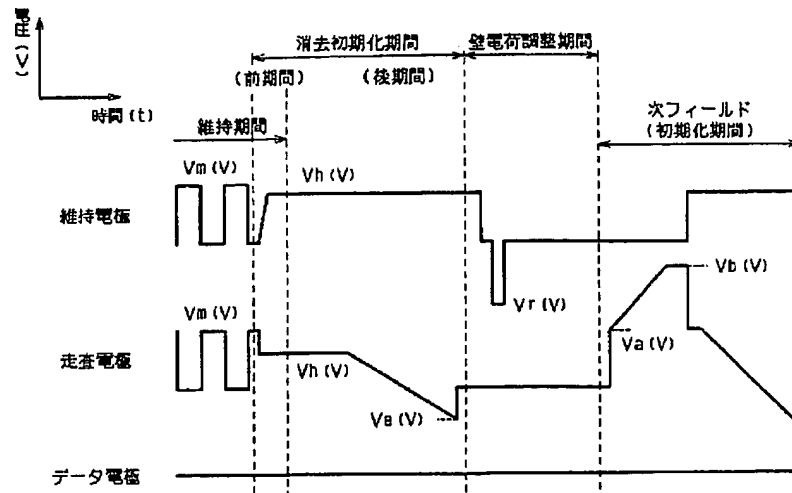
【図7】



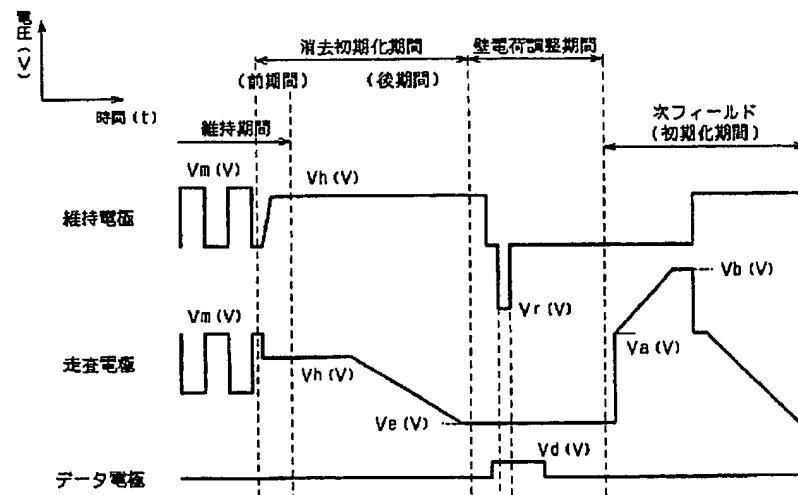
【図8】



【図9】

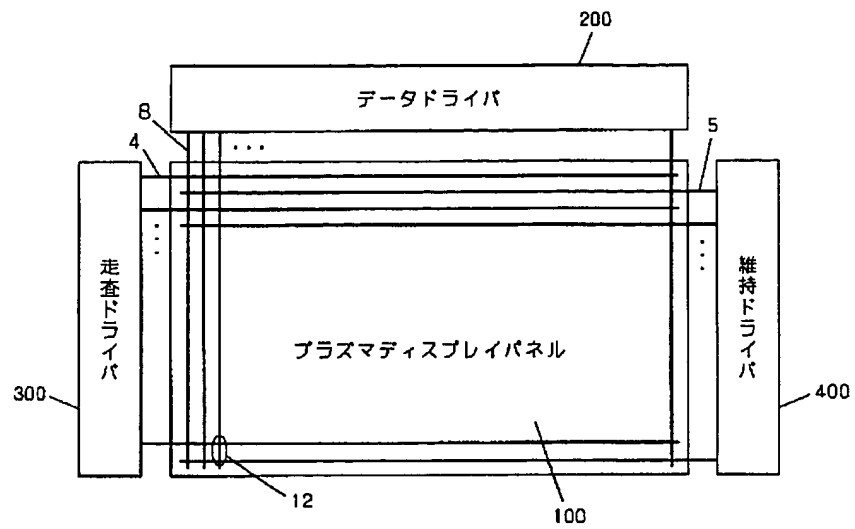


【図10】

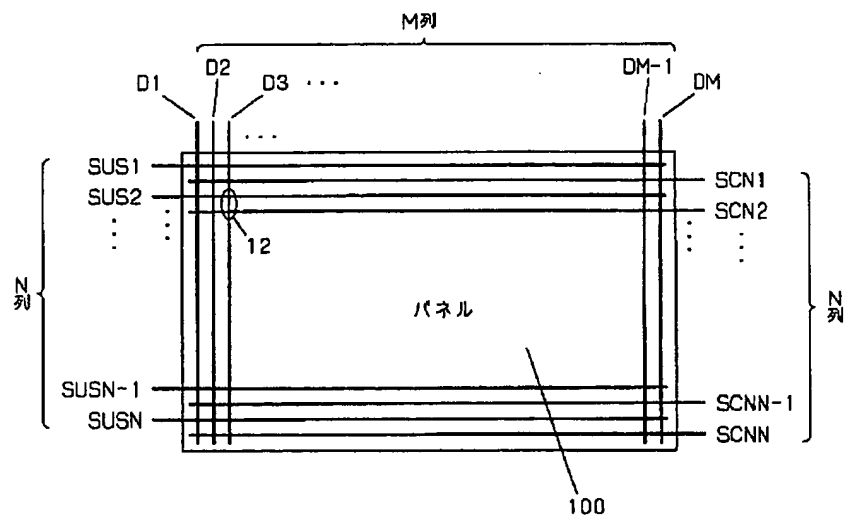




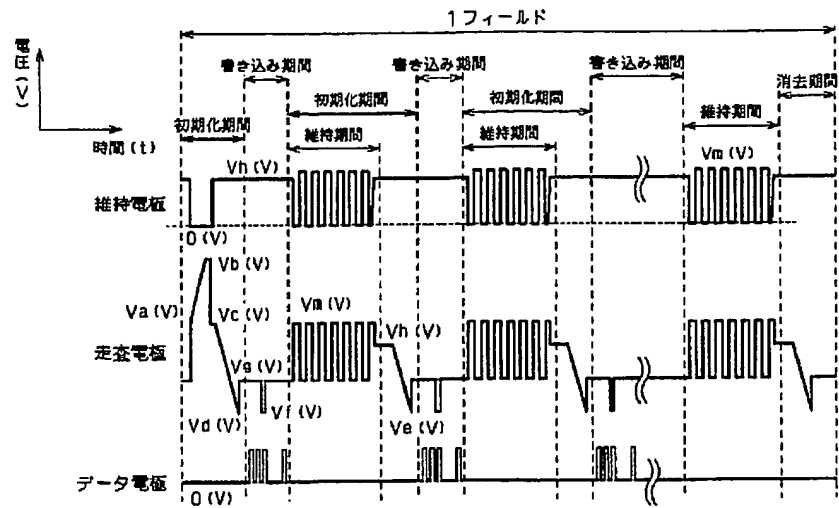
【図11】



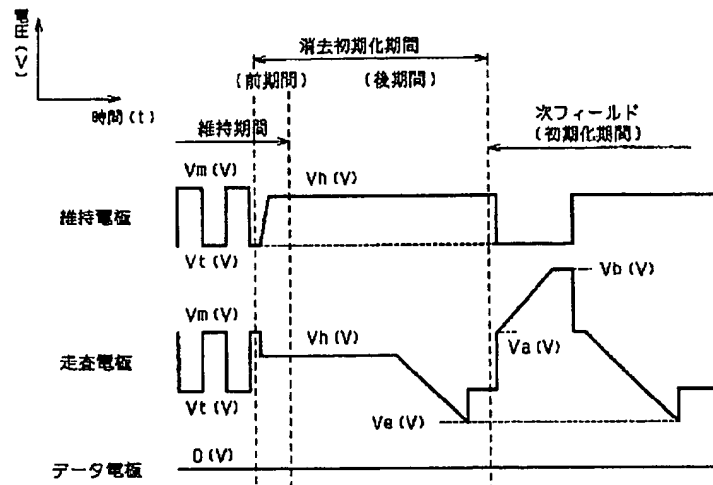
【図13】



【図15】



【図16】



フロントページの続き

(51) Int. Cl.<sup>7</sup>G09G 3/20  
3/28  
3/288

識別記号

641

FI

G09G 3/20  
3/28

フィールド (参考)

641E  
B  
E

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☒ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☒ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**